

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-297056

(43)Date of publication of application : 21.10.1992

(51)Int.Cl.

H01L 21/78

(21)Application number : 03-088811

(71)Applicant : SONY CORP

(22)Date of filing : 08.03.1991

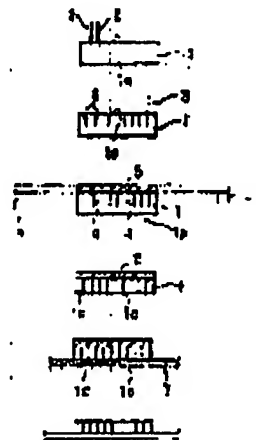
(72)Inventor : YAMANAKA HIDEO

## (54) MANUFACTURE OF SEMICONDUCTOR DEVICE

### (57)Abstract:

**PURPOSE:** To easily make a pellet to be thin in thickness and suppress the generation of cracking and chipping of wafer so as to reduce the wear of dicing blade by performing dicing for a semiconductor wafer surface by shorter cutting depth than its overall thickness and then grinding the rear face of the semiconductor wafer.

**CONSTITUTION:** A semiconductor wafer 1 is half-cut along with scribe lines by using a dicing blade 3. The depth of the half-cut grooves 4, 4... is made to be almost same as the thickness of a pellet of semiconductor device which is subjected to manufacture. A surface protecting tape 5 is stuck on the surface 1a of the semiconductor wafer 1 in order that the surface of the semiconductor 1 is protected when grinding the rear face. Then, the rear face 1b of the semiconductor 1 is etched to obtain the specified pellet thickness for the wafer 1, and the wafer 1 is pelletized. After such processing, the semiconductor wafer 1 is wet-etched to remove the deformation due to rear face grinding. Thus, the wear of dicing blade can be reduced.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-297056

(45) 公開日 平成4年(1992)10月21日

(51) Int. Cl.

H 0 1 L 21/78

識別記号

庁内整理番号

Q 8617-4M

F I

技術表示箇所

審査請求 未請求 請求項の数4 (全 7 頁)

(21) 出願番号 特願平3-68811

(22) 出願日 平成3年(1991)3月8日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 山中 英雄

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74) 代理人 弁護士 尾川 秀昭

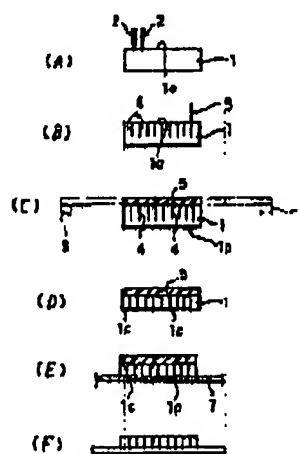
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【目的】 ベレット厚さを薄くすると共に半導体ウエハ後工程での割れ、欠けを少なくする。

【構成】 半導体装置機能テスト後にハーフカットによるダイシングと裏面研削を行いベレタイズする。

実施例を1段階に示す断面図



- 1... 半導体ウエハ  
2... フロウゲ  
3... ダイシングアブレード  
4... ダイシング溝  
5... 食肉用テープ  
6... リンクエレメント  
7... ダイボンドテープ

(2)

特開平4-297056

1

## 【特許請求の範囲】

【請求項1】 半導体ウェハ表面からその厚さよりも浅い切り込み深さでダイシングし、その後、上記半導体ウェハの裏面研削をすることを特徴とする半導体装置の製造方法。

【請求項2】 ダイシングの切り込み深さをつくろうとする半導体装置のベレット厚さと略等しくしたことを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 裏面研削を半導体ウェハの表面に表面保護テープを張着した状態で行うことを特徴とする請求項1又は2記載の半導体装置の製造方法。

【請求項4】 裏面研削後半導体ウェハ裏面に対する至除去エッチングを行うことを特徴とする請求項1、2又は3記載の半導体装置の製造方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体装置の製造方法、特にパシベーション膜にパッド窓開けを終えた後裏面研削及びダイシングを行う半導体装置の製造方法に関する。

【0002】

【従来の技術】 半導体ウェハのパシベーション膜にパッド窓開けを終えた後に行う所謂半導体ウェハ後工程は、従来、下記のように行われた。即ち、表面保護用のレジスト膜を半導体ウェハ表面に塗布し、該レジスト膜の表面に保護テープを貼り、その状態で裏面研削をして半導体ウェハの厚さを所定の値にし、次いで該裏面研削により半導体ウェハ裏面に生じた研削歪を除去すると共にウェハの反りを小さくするために半導体ウェハの裏面エッチングを行い、次いで、半導体ウェハのベレットの電極にプローブを当てての半導体装置機能テスト〔2 P C (第2回目のベレットチェック)〕を行い、不良ベレットにはインクでドットマーキングをし、更にこのインクを焼き付け、その後、半導体ウェハの裏面をダイシングテープに張り合せてダイシングすることによりベレタイズする。

【0003】

【発明が解決しようとする課題】 ところで、上述した従来の半導体ウェハ後工程ではパッケージの薄型化の要求に対応しきれなくなりつつある。というのは、パッケージの厚さを例えば1 mm程度あるいはそれ以下にするという要求が為されているが、それに応えるには半導体ベレットの厚さを250～200 μmあるいはそれ以下にしなければならず、そのように薄くすることは非常に難しく、従来においては不可能に近かった。また、仮にそのように薄くすることができたとしても裏面研削後ダイシングするまでの間に半導体ウェハに欠けや割れが発生し易く、特に半導体において欠け、割れの発生率が高くなる。

【0004】 というのは、半導体装置機能テスト (2 P

2

C) はプローブを半導体ウェハの電極パッドにあてて電気的に回路の機能チェックを行うものであるが、正確なチェックを行うには当然にプローブの半導体ウェハに対する圧力、即ち針圧がある程度以上必要となる。従って、半導体ウェハが薄いと針圧によって割れ、欠けが生じ易くなるのである。

【0005】 また、従来のダイシングは、フルカットダイシング、即ち、半導体ウェハ裏面をダイボンドテープに接合して半導体ウェハを表面から半導体ウェハの厚さよりも深い切り込み深さでカットするダイシングであったので、ダイシングブレードの摩耗が激しかった。図3はブレードの切り込み量とブレード摩耗量 (5000カットライン当たり) との関係図であり、この図からシリコンが切り残るようにカット (ハーフカット) すると摩耗量は10 μmと少ないが、テープにまで切り込むようにカット (フルカット) するとテープ切り込み量に比例して非常に大きく摩耗することが解る。また、半導体時に不良ベレットに付けたインクマーキングドットやダイシング時に発生したシリコンダストにより半導体ウェハ表面のアルミニウムパッドや配線膜が汚染されてワイヤボンド不良、ショート不良等が生じるという問題もあった。

【0006】 本発明はこのような問題点を解決すべくあるものであり、半導体装置の厚さ (ベレット厚さ) を容易に薄くし、ウェハの割れ、欠けの発生率を低くし、ダイシングブレードの摩耗を少なくし、半導体装置機能テスト時に付けたインクマーキングドットやダイシングにより生じたダストによる半導体ウェハ表面の汚染を除去し、更には裏面研削、ダイシングにより生じた歪を完全に除去できるようにすることを目的とする。

【0007】

【課題を解決するための手段】 請求項1の半導体装置の製造方法は、半導体ウェハ表面からその厚さよりも浅い切り込み深さでダイシングし、その後、該半導体ウェハの裏面研削をすることを特徴とする。請求項2の半導体装置の製造方法は、ダイシングの切り込み深さをベレット厚さと略等しくすることを特徴とする。請求項3の半導体装置の製造方法は、裏面研削を半導体ウェハの表面に表面保護テープを貼着した状態で行うことを特徴とする。請求項4の半導体装置の製造方法は、裏面研削後半導体ウェハ裏面に対する至除去エッチングを行うことを特徴とする。

【0008】

【実施例】 以下、本発明半導体装置の製造方法を図示実施例に従って詳細に説明する。図1 (A) 乃至 (F) は本発明半導体装置の製造方法の一つの実施例を工程順に示す断面図である。

(A) パシベーション膜に対するパッド窓開けを終えた半導体ウェハに対して、図1の (A) に示すように電極パッドにプローブ2をあてての半導体装置機能テストを

(3)

特開平4-297056

3

行う。そして、不良のペレットに対してはインクでドットマーキングする。そして、マーキングした後、ドットマーキングしたインクを焼き付ける。

【0009】(B) 次に、図1の(B)に示すように、半導体ウェハ1のスクライブラインをダイシングブレード3によりハーフカットする。4、4、…はハーフカットにより形成された溝である。この溝4、4、…の深さは製造しようとする半導体装置のペレット厚さと略等しくすると良い。例えば、ペレット厚さを200 $\mu$ mにしたい場合には切り込み量をその200 $\mu$ mにする。このようにハーフカットするのでダイシングブレードの摩耗は少なくて済むこと図2から明らかである。

【0010】(C) 次に、図1の(C)に示すように、半導体ウェハ1の表面1aに表面保護テープ5として例えばUV照射硬化型テープ5を貼り付ける。この表面保護テープ5は後に行う半導体ウェハ1の裏面研削時に半導体ウェハ1の表面を保護するためのものである。尚、二点鎖線で示すように、リングボルト6を用いて表面保護テープ5を緊張させ、その状態で表面保護テープ5を半導体ウェハ1の表面1aに貼り付けても良い。

(D) 次に、図1の(D)に示すように、半導体ウェハ1の裏面1aをエッチングすることによりウェハ1を所定のペレット厚さ(それはダイシングのためのハーフカットの切り込み量でもあり、例えば200 $\mu$ m)にしてペレタイズする。1c、1c、…は半導体ペレットである。

【0011】尚、その後、半導体ウェハ1に対して裏面研削による歪を除去するウェットエッチングを行うようにしても良い。すると、単に裏面研削による歪を除去できるだけでなく、ダイシング【工程(B)】により半導体ペレット1a、1a、…の側面に生じた歪も除去することができる。この裏面研削による歪を除去するエッチング工程は不可欠な工程ではないが、このエッチング工程を設けた場合には裏面研削による歪だけでなくダイシングにより半導体ペレット1a、1a、…の側面に生じた歪をも除去することができるという効果を奏する。

【0012】(E) 次に、図1の(E)に示すように、ダイボンディング用テープ7を、ペレタイズを終えた半導体ウェハ1の裏面1bに貼り付ける。この場合、テープ7として表面保護テープ5よりも粘着力の強いものを使用する。さもないと表面保護テープ5を剥離できず、テープ7が半導体ウェハ1から剥れてしまうことになってしまうからである。但し、表面保護テープ5としてUV照射硬化型テープを用いた場合には、ダイボンディング用テープ7としてそのUV照射硬化型テープかそれよりも弱い粘着力のものを用いても良い。というのは、UV照射硬化型テープはUV照射により粘着力が数十分の1に低下するからである。即ち、表面保護テープ5剥離前にUV照射をすることとすれば、UV照射後におけるUV照射硬化型テープの粘着力よりも強ければUV照射前にお

4

けるUV照射硬化型テープの粘着力よりも弱くてもダイボンディング用テープとして用いることができるのである。

【0013】(F) その後、図1の(F)に示すように、表面保護テープ5を剥離する。尚、表面保護テープ5がUV照射硬化型テープの場合にはUV照射として粘着力を低下させてから剥離すると良い。また、表面保護テープ5が水性接着剤テープの場合には剥離後に純水による洗浄を後処理として行い、ダイボンディングに供する。

【0014】本半導体装置の製造方法によれば、ハーフカットダイシングのときの切り込み量を小さくすることにより半導体装置の厚さ(ペレット厚さ)を薄くすることができ、200 $\mu$ m程度にすることは勿論のこと、50 $\mu$ mにすることも容易である。そして、そのダイシングはウェハ保持テープなしで行うことができる。また、ペレット厚さを薄くすることができるけれども、それはダイシングを終えた後の裏面研削の段階で為され、半導体やダイシングの段階では半導体ウェハが厚い。従って、半導体やそれからダイシングに至る過程、特にハンドリング工程で半導体ウェハに割れや欠けが生じにくくなり、歩留りが向上する。

【0015】そして、ダイシングのためのカットはフルカットではなくハーフカットなので、ダイシングブレードの摩耗は少なくて済む。また、半導体や裏面研削によるインクマーキングドットやシリコンダストは表面保護テープ5を剥離するときに表面保護テープ5と共に除去することができる。従って、これ等の汚染によりワイヤボンディング不良や配線間のショート不良や耐湿性不良が生じるのを防止することができる。そして、裏面研削後の半導体ウェハ1の裏面エッチングによって単に裏面研削歪のみならずダイシングによりペレット側面に生じたダイシング歪をも除去できるので、より特性を向上させ、信頼度を高めることができる。そして、表面保護手段としてレジスト膜を使用しないので、高価な間接材料(レジスト、レジスト除去液)を使用しなくても済み、また面倒なレジストコーティング、レジスト洗浄を行わなくても済み。従って、材料費が安くて済み、工数が少なくて済み。

【0016】

【発明の効果】請求項1の半導体装置の製造方法は、半導体ウェハ表面からその厚さよりも浅い切り込み深さでダイシングし、その後、上記半導体ウェハの裏面研削をすることを特徴とするものである。従って、請求項1の半導体装置の製造方法によれば、ハーフカットによりダイシングするので、ダイシングブレードの摩耗を少なくすることができる。そして、裏面研削をウェハ後工程プロセスの最終的段階で行うので、半導体等半導体ウェハの割れや、欠けが生じやすい工程を半導体ウェハの厚い段階で行うことになる。従って、半導体ウェハの割れや欠けが生じにくくなる。請求項2の半導体装置の製造方

(4)

特開平4-297056

5

法は、ダイシングの切り込み深さを得ようとする半導体装置のペレット厚さと略等しくしたことを特徴とするものである。従って、請求項2の半導体装置の製造方法によれば、半導体ウェハをダイシングしたところまで裏面研削することにより半導体装置のペレット厚さをダイシングの切り込み厚さと同じにすることができる。依って、ダイシングの切り込み深さを浅くすることによりペレット厚さを任意に薄くすることができ、100 $\mu$ m以下という極めて薄いペレット厚も実現可能である。請求項3の半導体装置の製造方法は、裏面研削を半導体ウェハの裏面に表面保護テープを貼着した状態で行うことを特徴とするものである。従って、請求項3の半導体装置の製造方法によれば、表面保護テープの剥離により半導体装置後部テスト時、ダイシング時に付いたあるいは生じたインクマーキングドット、ダイスによる汚染を除去することができる。依って、汚染によるワイヤボンディング不良、配線間ショート不良、耐湿性不良の発生を防止することができる。そして、表面保護手段としてレジスト膜を使用しないので、高価な間接材料（レジスト、レジスト除去液）を使用しなくても済み、また面倒なレジストコーティング、レジスト洗浄を行わなくても済む。従って、材料費が安くて済み、工数が少なくて済む。依って、半導体装置の低価格化を図ることができ

6

る。請求項4の半導体装置の製造方法は、裏面研削後半導体ウェハ裏面に対する亜除去エッチングを行うことを特徴とするものである。従って、請求項4の半導体装置の製造方法によれば、ハーフカットによるダイシング後裏面研削することによりペレットサイズした後、半導体ウェハ裏面に対する亜除去エッチングするので、単に裏面研削歪のみならず、ダイシングによりペレット側面に生じたダイシング歪をも除去することができ、特性、品質、信頼度の向上を図ることができる。

## 10 【図面の簡単な説明】

【図1】 (A)乃至(F)は本発明半導体装置の製造方法の一つの実施例を工程順に示す断面図である。

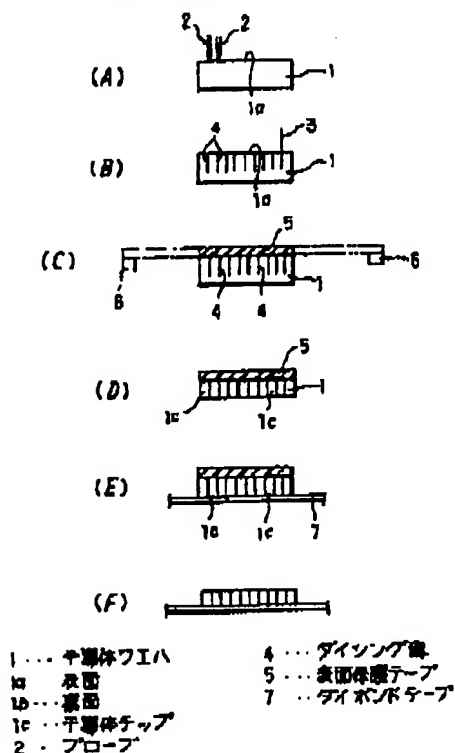
【図2】 発明が解決しようする一つの問題点を説明するところのダイシング切り込み深さとダイシングブレードの摩耗の関係図である。

## 【符号の説明】

- 1 半導体ウェハ
- 1a 表面
- 1b 裏面
- 1c 半導体ペレット
- 4 ダイシング溝
- 5 表面保護テープ
- 7 ダイボンドテープ

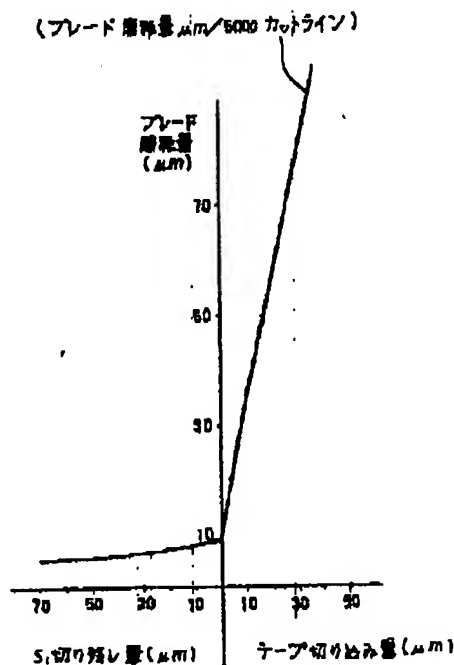
【図1】

実施例を工程順に示す断面図



【図2】

切り込み量・磨耗量関係図



(5)

特開平4 297056

【手続補正書】

【提出日】平成4年1月9日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正内容】

【書類名】 明細書

【発明の名称】 半導体装置の製造方法

【特許請求の範囲】

【請求項1】 半導体ウェハ表面からその厚さよりも浅い切り込み深さでダイシングし、その後、上記半導体ウェハの裏面研削をすることを特徴とする半導体装置の製造方法。

【請求項2】 ダイシングの切り込み深さをつくらうとする半導体装置のベレット厚さと略等しくしたことを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 裏面研削を半導体ウェハの表面に表面保護テープを直接接着した状態で行うことを特徴とする請求項1又は2記載の半導体装置の製造方法。

【請求項4】 裏面研削後半導体ウェハ裏面に対する至除去エッチングを行うことを特徴とする請求項1、2又は3記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体装置の製造方法、特にパシベーション膜にパッド窓開けを終えた後裏面研削及びダイシングを行う半導体装置の製造方法に関する。

【0002】

【従来の技術】 半導体ウェハのパシベーション膜にパッド窓開けを終えた後に行う所謂半導体ウェハ後工程は、従来、下記のように行われた。即ち、表面保護用のレジスト膜を半導体ウェハ表面に塗布し、該レジスト膜の表面に硬質テープを貼り、その状態で裏面研削をして半導体ウェハの厚さを所定の値にし、次いで該裏面研削により半導体ウェハ裏面に生じた研削歪を除去すると共にウェハの反りを小さくするために半導体ウェハの裏面エッチングを行い、その後、硬質テープの剥離及びレジストの剥離洗浄を行い、次いで、半導体ウェハのベレットの電極にプローブを当てての半導体装置機能テスト〔2PC（第2回目のベレットチェック）〕を行い、不良ベレットにはインクでドットマーキングをし、更にこのインクを焼き付け、その後、半導体ウェハの裏面をダイシングテープに張り合せてダイシングすることによりベライズする。

【0003】

【発明が解決しようとする課題】 ところで、上述した従来の半導体ウェハ後工程ではパッケージの薄型化の要求に対応しきれなくなりつつある。というのは、パッケージ

の厚さを例えば1mm程度あるいはそれ以下にするという要求がなされているが、それに応えるには半導体ベレットの厚さを250〜200μmあるいはそれ以下にしなければならず、半導体ウェハのサイズが大きくなるほどそのように薄くすることは非常に難しく、従来においては不可能に近かった。また、仮にそのように薄くすることができたとしても裏面研削後ダイシングするまでの間に半導体ウェハに欠けや割れが発生し易く、特に半導体装置機能テスト（2PC）において欠け、割れの発生率が高くなる。

【0004】 というのは、半導体装置機能テスト（2PC）はプローブを半導体ウェハの電極パッドにあてて電気的に回路の機能チェックを行うものであるが、正確なチェックを行うには当然にプローブの半導体ウェハに対する圧力、即ち針圧がある程度以上必要となる。従って、半導体ウェハが薄いとその針圧によって割れ、欠けが生じ易くなるのである。

【0005】 また、従来のダイシングは、フルカットダイシング、即ち、半導体ウェハ裏面をダイゾンドテープに接着して半導体ウェハを表面から半導体ウェハの厚さよりも深い切り込み深さでカットするダイシングであったので、ダイシングブレードの摩耗が激しかった。図3はブレードの切り込み量とブレード摩耗量（5000カットライン当り）との関係図であり、この図からシリコンが切り残るようにカット（ハーフカット）すると摩耗量は10μmと少ないが、テープにまで切り込むようにカット（フルカット）するとテープ切り込み量に比例して非常に大きく摩耗することが解る。また、2PC時に不良ベレットに付けたインクマーキングドットやダイシング時に発生したシリコンダストにより半導体ウェハ表面のアルミニウムパッドや配線膜が汚染されてワイヤボンディング、ショート不良等が生じるという問題もあった。

【0006】 本発明はこのような問題点を解決すべく為されたものであり、半導体装置の厚さ（ベレット厚さ）を容易に薄くし、ウェハの割れ、欠けの発生率を低くし、ダイシングブレードの摩耗を少なくし、半導体装置機能テスト時に付けたインクマーキングドットやダイシングにより生じたシリコンダストによる半導体ウェハ表面の汚染を除去し、更には裏面研削、ダイシングにより生じた歪を完全に除去できるようにすることを目的とする。

【0007】

【課題を解決するための手段】 請求項1の半導体装置の製造方法は、半導体ウェハ表面からその厚さよりも浅い切り込み深さでダイシングし、その後、該半導体ウェハの裏面研削をすることを特徴とする。請求項2の半導体装置の製造方法は、ダイシングの切り込み深さをベレット厚さと略等しくすることを特徴とする。請求項3の半導体装置の製造方法は、裏面研削を半導体ウェハの表面

(6)

特開平4 297056

に直接表面保護テープを貼着した状態で行うことを特徴とする。請求項4の半導体装置の製造方法は、裏面研削後半導体ウェハ裏面に対する亜除去エッチングを行うことを特徴とする。

【0008】

【実施例】以下、本発明半導体装置の製造方法を図示実施例に従って詳細に説明する。図1(A)乃至(F)は本発明半導体装置の製造方法の一つの実施例を工程順に示す断面図である。

(A) パシベーション膜に対するパッド忍開けを終えた半導体ウェハに対して、図1の(A)に示すように電極パッドにプローブ2をあてての半導体装置機能テストを行う。そして、不良のベレットに対してはインクでドットマーキングする。そして、マーキングした後、ドットマーキングしたインクを焼き付ける。

【0009】(B) 次に、図1の(B)に示すように、半導体ウェハ1のスクライブラインをダイシングブレード3によりハーフカットする。4、4、…はハーフカットにより形成された溝である。この溝4、4、…の深さは製造しようとする半導体装置のベレット厚さと略等しくすると良い。例えば、ベレット厚さを200 $\mu$ mにしたい場合には切り込み量をその200 $\mu$ mにする。このようにハーフカットするのでダイシングブレードの摩耗は少なくて済むこと図2から明らかである。

【0010】(C) 次に、図1の(C)に示すように、半導体ウェハ1の表面1aに表面保護テープとして例えばUV照射硬化型テープ5を貼り付ける。この表面保護テープは後に行う半導体ウェハ1の裏面研削及び裏面研削による亜の除去エッチング時に半導体ウェハ1の表面を保護するためのものである。尚、二点鎖線で示すように、リングボルト6を用いて表面保護テープ5を緊張させ、その状態で表面保護テープ5を半導体ウェハ1の表面1aに貼り付けても良い。

(D) 次に、図1の(D)に示すように、半導体ウェハ1の裏面1bを裏面研削することによりウェハ1を所定のベレット厚さ(それはダイシングのためのハーフカットの切り込み量でもあり、例えば200 $\mu$ m)にしてベレタイズする。1c、1c、…は半導体ベレットである。

【0011】尚、その後、半導体ウェハ1に対して裏面研削による亜を除去するウェットエッチングを行うようにしても良い。すると、単に裏面研削による亜を除去できるだけでなく、ダイシング[工程(B)]により半導体ベレット1c、1c、…の側面に生じた亜も除去することができる。この裏面研削による亜を除去するエッチング工程は不可欠な工程ではないが、このエッチング工程を省略した場合には裏面研削による亜だけでなくダイシングにより半導体ベレット1c、1c、…の側面に生じた亜をも除去することができるという効果を奏する。

【0012】(E) 次に、図1の(E)に示すように、

ダイボンディング用テープ7を、ベレタイズを終えた半導体ウェハ1の表面1aに貼り付ける。この場合、テープ7として表面保護テープ5よりも粘着力の強いものを使用する。さもないと表面保護テープ5を剥離できず、テープ7が半導体ウェハ1から剥れてしまうことになってしまうからである。但し、表面保護テープ5としてUV照射硬化型テープを用いた場合には、ダイボンディング用テープ7としてそのUV照射硬化型テープかそれよりも弱い粘着力のものを用いても良い。というのは、UV照射硬化型テープはUV照射により粘着力が数十分の1に低下するからである。

【0013】(F) その後、図1の(F)に示すように、表面保護テープ5を剥離する。尚、表面保護テープ5がUV照射硬化型テープの場合にはUV照射して粘着力を低下させてから剥離すると良い。また、表面保護テープ5が水溶性接着剤テープの場合には剥離後に水による洗浄を後処理として行い、ダイボンディングに供する。

【0014】本半導体装置の製造方法によれば、ハーフカットダイシングのときの切り込み量を小さくすることにより半導体装置の厚さ(ベレット厚さ)を薄くすることができ、200 $\mu$ m程度にすることは勿論のこと、50 $\mu$ mにすることも容易である。そして、そのダイシングはウェハ保持テープなしで行うことができる。また、ベレット厚さを薄くすることができるけれども、それはダイシングを終えた後の裏面研削の段階で為され、2PCやダイシングの段階では半導体ウェハが厚い。従って、2PCやそれからダイシングに至る過程、特にハンドリング作業で半導体ウェハに割れや欠けが生じにくくなり、歩留りが向上する。

【0015】そして、ダイシングのためのカットはフルカットではなくハーフカットなので、ダイシングブレードの摩耗は少なくて済む。また、2PCの不良マーキングインク懸付け時の汚れやダイシング時のシリコンダストは表面保護テープ5を剥離するときに表面保護テープ5と共に除去することができる。従って、これ等の汚染によりワイヤボンディング不良や配線間のショート不良や耐湿性不良が生じるのを防止することができる。そして、裏面研削後の半導体ウェハ1の裏面エッチングによって単に裏面研削量のみならずダイシングによりベレット側面に生じたダイシング亜をも除去できるので、より特性を向上させ、信頼度を高めることができる。そして、表面保護手段としてレジスト膜を使用しないので、高価な間接材料(レジスト、レジスト除去液)を使用しなくても済み、また面倒なレジストコーティング、レジスト洗浄を行わなくても済み、従って、材料費が安くて済み、工数が少なくて済み。

【0016】

【発明の効果】請求項1の半導体装置の製造方法は、半導体ウェハ表面からその厚さよりも浅い切り込み深さで



(7)

特開平4-297056

ダイシングし、その後、上記半導体ウェハの裏面研削をすることを特徴とするものである。従って、請求項1の半導体装置の製造方法によれば、ハーフカットによりダイシングするので、ダイシングブレードの摩耗を少なくすることができる。そして、裏面研削をウェハ後工程プロセスの最終的段階で行うので、2PC等半導体ウェハの割れや、欠けが生じやすい工程を半導体ウェハの厚い段階で行うことになる。従って、半導体ウェハの割れや欠けが生じにくくなる。請求項2の半導体装置の製造方法は、ダイシングの切り込み深さを得ようとする半導体装置のペレット厚さと略等しくしたことを特徴とするものである。従って、請求項2の半導体装置の製造方法によれば、半導体ウェハをダイシングしたところまで裏面研削することにより半導体装置のペレット厚さをダイシングの切り込み厚さと同じにすることができる。従って、ダイシングの切り込み深さを浅くすることによりペレット厚さを任意に薄くすることができ、100 $\mu$ m以下という極めて薄いペレット厚も実現可能である。請求項3の半導体装置の製造方法は、裏面研削を半導体ウェハの表面に直接表面保護テープを貼着した状態で行うことを特徴とするものである。従って、請求項3の半導体装置の製造方法によれば、表面保護テープの剥離により半導体装置機能テスト時、ダイシング時に付いたあるいは生じたインクマーキングドット、S1ダストによる汚染を除去することができる。従って、汚染によるワイヤボンディング不良、配線間ショート不良、耐湿性不良の発生を防止することができる。そして、裏面研削時の表面保護手段としてレジスト膜を使用しないので、高価な間接材料（レジスト、レジスト除去液）を使用しなくても済み、また面倒なレジストコーティング、レジスト洗浄を行わなくても済み、従って、材料費が安くて済み、工数が少なくて済み、従って、半導体装置の低価格化を図ることができる。請求項4の半導体装置の製造方法は、裏面研削後半導体ウェハ裏面に対する金属除去エッチングを行うことを特徴とするものである。従って、請求項4の半導体装置の製造方法によれば、ハーフカットによるダイシング後裏面研削することによりペレットサイズした後、半導体ウェハ裏面に対する金属除去エッチングするので、単に裏面研削至のみならず、ダイシングによりペレット側面に生じたダイシング歪をも除去することができ、特性、品質、信頼度の向上を図ることができる。

【図面の簡単な説明】

【図1】 (A)乃至(F)は本発明半導体装置の製造方

法の一つの実施例を工程順に示す断面図である。

【図2】発明が解決しようとする一問題点を説明するところのダイシング切り込み深さとダイシングブレードの厚後の関係図である。

【符号の説明】

- 1 半導体ウェハ
- 1a 表面
- 1b 裏面
- 1c 半導体ペレット
- 3 ダイシングブレード
- 4 ダイシング溝
- 5 表面保護テープ
- 6 リングホルダ
- 7 ダイボンドテープ

【手続補正2】

【補正対象書類名】図面

【補正対象項目名】図1

【補正方法】変更

【補正内容】

【図1】

実施例を工程順に示す断面図

